

Microchip Tips & Tricks

Por el Departamento de Ingeniería de Electrónica Elemon S.A.

Soluciones para aplicaciones de 3V

Tip 117 – Conversor de nivel de +3V3 a +5V con un MOSFET

Para manejar cualquier entrada de 5V que tenga un mayor valor de V_{ih} que el V_{oh} de un 3.3V CMOS, se necesita de un circuito adicional.

Una solución con dos componentes de bajo costo se muestra en la **Figura 117-1**.

Para seleccionar el valor de la R_1 , hay dos parámetros que deben ser considerados; la velocidad de "switching" de la entrada y el consumo de corriente de R_1 . Cuando se alterna la entrada desde '0' a '1', hay que tener en cuenta el tiempo que tarda la entrada en hacer la transición debido a la constante de tiempo RC formada por

R_1 y la capacidad de entrada de la entrada de 5V sumado a cualquier otra capacidad que pueda introducir la placa. La velocidad a la cual se puede alternar la entrada cumple la siguiente ecuación:

Ecuación 117 – 1

$$TSW = 3 \times R_1 \times (C_{IN} + C_S)$$

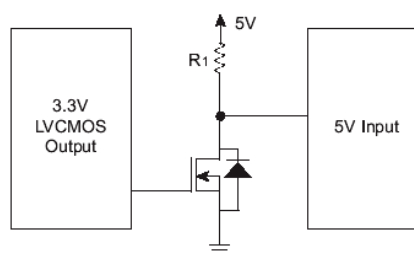


Fig. 117- 1 - Transistor MOSFET para traslación del nivel de +3V3 a + 5V

Como la capacidad de entrada y la capacidad que pueda introducir la placa son fijas, la única manera de acelerar la velocidad de "switching" es disminuyendo la resistencia R_1 . La contraparte de bajar R_1 es el incremento en la corriente cuando la entrada de 5V permanece en "low". El cambio de '1' a '0' va a ser más rápido ya que la resistencia de ON del "N-channel MOSFET" va a ser mucho menor que R_1 .

Además, cuando se seleccione el "N-channel FET", opte por un FET que tenga un umbral V_{gs} menor que el V_{oh} de la salida de 3.3V.

Tip 118 – Conversor de nivel de +3V3 a +5V utilizando diodos como Offset.

Los umbrales de entrada para un 5V CMOS y las tensiones de salida para un 3.3 LVTTTL y un LVCMOS se muestran en la **Tabla 118-1**.

	5V CMOS Input	3.3V LVTTTL Output	3.3V LVCMOS Output
High Threshold	> 3.5V	> 2.4V	> 3.0V
Low Threshold	< 1.5V	< 0.4V	< 0.5V

Tabla 118 – 1 – Umbrales de Entrada / Salida.

Notese que los dos umbrales de entrada ("low" y "high") para un 5V CMOS son un volt mayor que la salida del 3.3V. Por ende, aún si la salida del sistema de 3.3V no puede ser compensada, no va a haber casi ningún margen para ruido o tolerancias de los componentes. Lo que se necesita es un circuito que compense las salidas e incremente la diferencia entre las salidas "low" y "high".

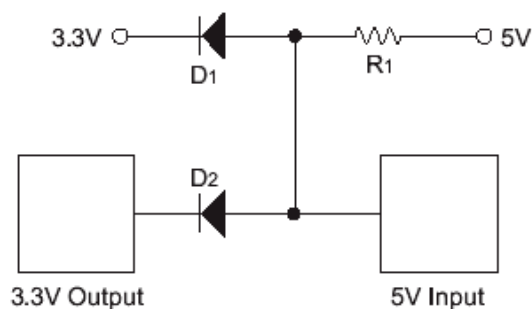


Figura 118 – 1 – Compensación con Diodos.

Cuando se determinan las especificaciones de las tensiones de salida, se asume que la salida maneja una carga entre la salida y la tierra para la salida "high", y una carga entre 3.3V y la salida para la salida "low". Si la carga para el umbral superior está entre la salida y 3.3V, entonces la tensión de salida es mucho mayor ya que la resistencia es la que esta llevando a la salida hacia arriba, en vez de que sea el transistor de salida.

Si se crea un circuito compensador con diodos (vea la **Figura 118-1**) la salida "low" se incrementa una caída de tensión del diodo D1, normalmente de 0.7V, creando una tensión baja en la entrada de 5V CMOS de 1.1V a 1.2V. Esto esta bien dentro del umbral inferior de entrada para el 5V CMOS.

La salida "high" está seteada por la resistencia de "pull-up" y el diodo D2, atado al suministro de 3.3V. Esto pone a la salida a aproximadamente 0.7V arriba del suministro de 3.3V, o a 4.0V a 4.1V, que está por encima del umbral de entrada del 5V CMOS que es de 3.5V.

Nota:

Para que el circuito funcione bien, la resistencia de "pull-up" debe ser mucho menor que la resistencia de entrada del 5V CMOS, para prevenir una reducción en la tensión de salida debido al efecto del divisor resistivo a la entrada.

La resistencia de "pull-up" debe ser, también, lo suficientemente grande para mantener la corriente de salida del 3.3V dentro de las especificaciones del dispositivo.

Tip 119 – Conversor de nivel de +3V3 a +5V utilizando un comparador de tensión.

La operación básica de un comparador se explica a continuación:

- Cuando la tensión de la entrada inversora (-) es mayor que la tensión de la entrada no inversora (+), la salida del comparador cambia a Vss.

- Cuando la tensión en la entrada no inversora (+) es mayor que la tensión de entrada inversora (-), la salida del comparador está en estado "high".

Para preservar la polaridad de la salida de 3.3V, la salida de 3.3V debe estar conectada a la entrada no inversora del comparador. La entrada inversora se conecta a la tensión de referencia determinada por R1 y R2, como se muestra en la **Figura 119-1**.

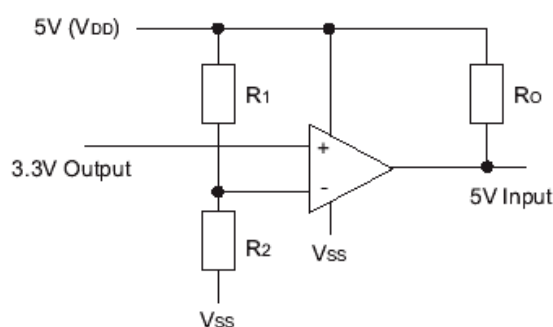


Figura 119 – 1 – Comparador de translación de tensión.

Calculando R1 y R2

La razón entre R1 y R2 depende de los niveles lógicos de la señal de entrada.

La entrada inversora debe esta fijada en una tensión en la mitad de Vol y Voh para la salida de 3.3V. Para una salida LVCMOS, la tensión es:

Ecuación 119 - 1:

$$1.75V = \frac{(3.0V + .5V)}{2}$$

Dado que R1 y R2 se relacionan por medio de los niveles lógicos.

Ecuación 119 - 2:

asumiendo un valor de 1K para R2 y 1.8K para R1.

Un Amplif. Operacional conectado como un comparador puede ser usado para convertir una señal entrada de 3.3V en una señal de

$$R1 = R2 \left(\frac{5V}{1.75V} - 1 \right)$$

salida de 5V.

Esto se lleva a cabo usando una propiedad del comparador que fuerza la salida a cambiar a "high"(Vdd) o "low"(Vss), dependiendo de la magnitud de la diferencia de tensión entre las entradas inversora y no inversora.

Nota:

Para que un AO trabaje de manera adecuada cuando se alimente con 5V, la salida de ser capaz de manejar "rail-to-rail"

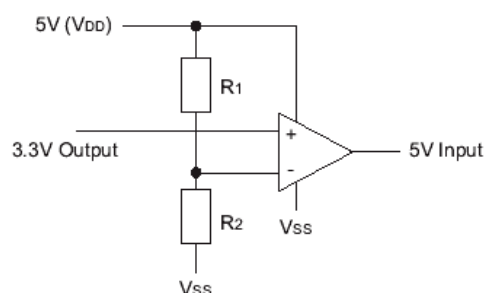


Figura 119 - 2: El AO como Comparador

Tip 120 – Conversor de nivel de +5V a +3V3 en conexión Directa.

Las salidas de 5V tienen un Voh típico de 4.7V y un Vol de 0.4V y una entrada de 3.3V LVCMOS tienen un valor típico de Vih de 0.7 xVdd y un Vil de 0.2 x Vdd.

Cuando la salida de 5V está en "low", no hay problemas ya que la salida de 0.4V es menor que el umbral de entrada de 0.8V. Cuando la salida de 5V esta en "high", el Voh de 4.7V es mayor que los 2.1V del Vih, por ende, **se puede conectar directamente los dos pines sin ningún problema si la entrada del 3.3V CMOS es tolerante a 5V.**



Figura 120 - 1: Entrada Tolerante 5V

Si la entrada del 3.3V CMOS no es tolerante a los 5V, entonces sería un problema ya que se estaría excediendo la máxima tensión especificada. Vea los **Tips #121 y #124** para posibles soluciones.

Tip 121 – Conversor de nivel de +5V a +3V3 con diodo de clamping.

Muchos fabricantes protegen los pines I/O de que se supere la máxima tensión permitida usando diodos "clamping". Estos diodos evitan que la tensión del pin caiga más que una caída de diodo por debajo de Vss y una caída de diodo por encima de Vdd.

Para usar diodos "clamping" para proteger la entrada, se debe tener en cuenta la corriente que fluya por ese diodo. La corriente que atraviesa el diodo "clamping" debe mantenerse pequeña (en el orden de los uA). Si la corriente llegara a ser muy grande se corre el riesgo de arruinarlos.

Como la resistencia de la fuente de 5V está aproximadamente alrededor de los 10 Ohms, se necesitan resistencias adicionales en serie para limitar la corriente en los diodos "clamping" como se muestra en la **Figura 121-1**.

La consecuencia de usar estas resistencias es que reducen la velocidad de "switching" de la entrada debido a la constante de tiempo RC presente en la entrada.

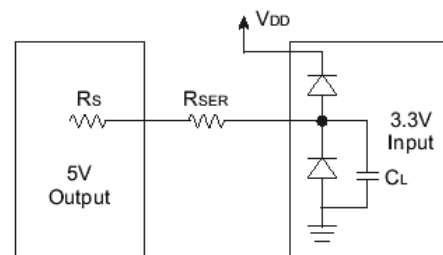


Figura 121 – 1 – Entrada con Diodos Clamping.

Si los diodos "clamping" no están presentes, se puede agregar un simple diodo externo como se muestra en la **Figura 121-2**.

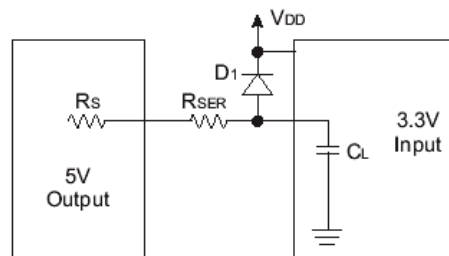


Figura 121-2: Sin Diodos Clamping



ELECTRONICA ELEMÓN S.A.
Capdevila 2707, Villa Urquiza
C. A. de Buenos Aires, C1431FKA
Argentina

capacitacion@elemon.com.ar

soporte@elemon.com.ar

ventas@elemon.com.ar

Encontranos en FACEBOOK:
<https://www.facebook.com/pages/Electronica-Elemon/119727961396798>